

Erfahrungsbericht: Industrial Control Remote Lab

Zwei Ingenieure geben eine objektive Bewertung des Remote Lab für eine Intel® Atom™ prozessorbasierte industrielle Referenzplattform ab

Bewertung von Joachim Meyer und Michael Rückauer vom Karlsruher Institut für Technologie (KIT)

Das Remote Lab bei Intel ermöglicht Ingenieuren weltweit die Evaluierung der Intel® Embedded Platforms über das Internet. Zwei Ingenieure des Karlsruher Instituts für Technologie (KIT) bewerten das Remote Lab und die dazugehörigen Anleitungen für eine industrielle Referenzplattform basierend auf dem Intel® Atom™-Prozessor.

Erster Eindruck

Wir begannen mit der Anmeldung im Remote Lab mithilfe einer Vorabversion des „Remote Lab Access Guide“ (RLAG). Wir hatten keine Schwierigkeiten, der Anleitung zum Aufbau des VPN-Tunnels und zur Herstellung aller erforderlichen Verbindungen zu folgen. Leider war die Webseite begw1.mcplab.net nicht richtig signiert, was zu Sicherheitswarnungen führte. Von diesem Problem abgesehen funktionierten alle anderen Teile im RLAG einwandfrei. Insbesondere die Webcam-Funktion mit ihren voreingestellten Standorten war interessant.

Anleitung 1 – Einführung in die industrielle Referenzplattform

Nachdem wir uns mit den Funktionen des Remote Lab (z. B. SSH-Login, KVM, CC., usw.) vertraut gemacht hatten, begannen wir mit der ersten Anleitung. Die Ziele dieser Anleitung sind, die Hpe* Industrial Reference Platform (IRP) kennenzulernen, ihre Linux*-Umgebung vorzustellen und zu zeigen, wie man ein FPGA-Design mithilfe der Hpe Desk-Software erstellt und verwendet. Nach der Beschreibung der IRP befasste sich die Anleitung mit der Verwendung der Basisfunktionen von Linux, wie z. B. dem Laden und Entladen von Kernel-Treibern sowie einigen anwenderspezifischen Funktionen, wie der Untersuchung des FPGA-Designs mithilfe von „lsfpga“. Die Anleitung endete mit der Beschreibung der Anwendung der Hpe Desk-Software zur Wiederherstellung des FPGA-Designs. Wir hielten die Nutzbarkeit von OSS_ROM in Verbindung mit dem „lsfpga“-Befehl für besonders interessant.

Aus unserer Sicht wurden alle Ziele erreicht. Diese Anleitung war für die Aneignung des Grundwissens nützlich, das für die Arbeit mit der IRP und das Verständnis der komplexeren Anleitungen erforderlich ist.



Anleitung 2 – Hardwarebasierte PCI Express-Leistungsmessung

Die Hauptziele der Anleitung 2 sind die Analyse der Interrupt-Latenz und die Nutzung der Ergebnisse zu deren Minimierung. Des Weiteren befasst sie sich mit der Benutzermodus-Treiberentwicklung für den Zugang zu anwenderspezifischen Hardwaremodulen des FPGA vom Linux-Betriebssystem aus. Zunächst wird ein FPGA-Design einschließlich aller erforderlichen Hardwaremodule erstellt. Anschließend wird der Benutzer durch eine schrittweise Messsequenz mit diversen Optionen und Umgebungseinstellungen geführt. Durch die Analyse der ausgegebenen Ergebnisse kann man sehen, wie sich unterschiedliche Konfigurationsoptionen auf die Interrupt-Latenz auswirken.

Eine niedrige Interrupt-Latenz ist bei der rechtzeitigen Reaktion auf kritische Ereignisse entscheidend. In unseren Augen ist es wertvoll, dass die Anleitung über die Erklärung der Ergebnisse hinaus den entsprechenden Software-Code zur Implementierung der Funktionalität in anwenderspezifischen Treibern beinhaltet. Es wurde also ein guter Kompromiss zwischen der Erklärung von Details und der Bereitstellung von Referenzen gefunden. Insgesamt bietet diese Anleitung einen grundlegenden Einblick in die Treiberentwicklung und den Umgang mit der Interrupt-Latenz für das IRP-System.

Anleitung 3 – Hardwarebasierte Messung der Interrupt-Latenz

In Anleitung 3 erfahren die Benutzer, wie man die maximalen Datentransferraten über den PCI Express*-Link zwischen dem Intel Atom-Prozessor und dem FPGA misst. Zunächst wird ein geeignetes FPGA-Design erstellt, das den FPGA-Kern, Speichersysteme, einen DMA-Controller und ein Trace-Modul beinhaltet, das die Zugänge zum AHB-Bus protokolliert. Anschließend werden mehrere Lese-/Schreibtests von einer vordefinierten Benchmark-Anwendung durchgeführt. Ziel dieser Anleitung ist das Aufzeigen der Beziehung zwischen der theoretischen und der praktischen Leistung des PCI Express-Links. Darüber hinaus erklärt sie die beobachtete Leistungslücke und gibt Hinweise dazu, wie man die aktuelle Leistung verbessern kann, was Anwendungen mit hohem Kommunikationsverkehr zugute kommt.

Die Anleitung bietet grundlegende Analysetechniken, die auf jedes Design angewandt werden können. Insbesondere wird erklärt, wie man das Hardware-Trace-Modul verwendet, um Statistiken über die PCI Express-Leistung zu erstellen, ohne die Anwendung an sich zu beeinträchtigen. Eine nette Funktion ist die Möglichkeit, gut angeordnete Plots aus den Trace-Rohdaten zu erstellen. Unseres Erachtens bot die Anleitung einen guten Ausgangspunkt für die Analyse eines anwenderspezifischen Designs.

Fazit

Die Anleitungen lassen sich recht einfach durcharbeiten, da die Anweisungen klar sind und durch Screenshots veranschaulicht werden. Anleitung 1 bietet das erforderliche Grundwissen für die anderen Anleitungen, weshalb ihr technisches Niveau recht niedrig ist. Es wird jedoch davon ausgegangen, dass die Benutzer Grundkenntnisse über Linux und FPGA besitzen. Wichtig ist, dass die Anleitung eine Einführung in das IRP-System und die dazugehörige Software beinhaltet. Die anderen Anleitungen decken eher Themen für Fortgeschrittene ab, die sich mit wesentlichen Fragen in Bezug auf das Systemdesign unter Verwendung der IRP beschäftigen.

Unserer Ansicht nach bietet das Remote Lab zusammen mit den bereitgestellten Anleitungen eine gute Möglichkeit zur Bewertung der Funktionen und Leistung der echten Hardware, bevor das System tatsächlich ausgewählt wird. Des Weiteren bieten die in den Anleitungen vorgestellten Techniken einen guten Ausgangspunkt für die Analyse und Optimierung Ihrer eigenen anwenderspezifischen Designs. Das Remote Lab gewährt dem Benutzer die volle Kontrolle über das IRP-System, so als ob Sie es in Ihrem eigenen Labor hätten. Über die Anleitungen hinaus bietet das Remote Lab also viele weitere Möglichkeiten zur Evaluierung des IRP-Systems und zur Feststellung, ob es die Anforderungen des Entwicklers erfüllt.

Weitere Informationen zum Remote Lab erhalten Sie unter <http://edc.intel.com/Platforms/Remote-Labs>.

