

Gleichmann Electronics Research spricht mit Hpe_JTAG die Entwickler an

Boundary Scan wird aus der Portokasse bezahlbar

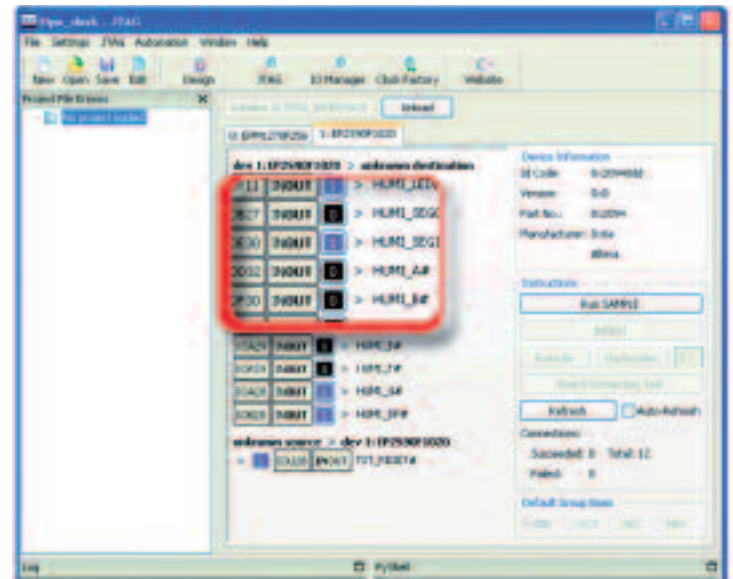
Einfach an die eigenen Anforderungen anpassbare Boundary-Scan-Werkzeuge könnten Hardware-Entwicklern in der Testphase die Arbeit enorm erleichtern. Dass solche Tools in der Prototypen-Inbetriebnahme bislang trotzdem eher selten eingesetzt werden, liegt nicht zuletzt an den hohen Anschaffungskosten ab 5000 Euro aufwärts. Das über ein Scripting Interface beliebig erweiterbare Boundary-Scan-Tool Hpe_JTAG bietet Gleichmann Electronics Research jetzt ab 400 Euro an.

Gerade in Zeiten wirtschaftlicher Turbulenzen sind Unternehmen mit Investitionen in neue Technologien und Werkzeuge vorsichtig. Viele Entwickler müssen sich deshalb bei der Inbetriebnahme von Leiterplatten und Prototypen nach wie vor auf klassische Ingenieurwerkzeuge wie Oszilloskop, Multimeter, Logic-Analyzer etc. verlassen, auch wenn diese den heutigen Anforderung nicht mehr genügen. So kommen auf modernen Baugruppen aus Platzgründen vermehrt Ball Grid Arrays (BGAs) zum Einsatz. Oftmals werden Verbindungen zwischen solchen Komponenten auf den Innenlagen der Leiterplatte geroutet und sind somit nicht mehr direkt messbar. Die Folge: Kleinere Unternehmen haben kaum noch Möglichkeiten, solche Baugruppen im eigenen Haus zu testen, und selbst bei großen Firmen hat der einzelne Entwickler oftmals nur sehr begrenzt Zugriff auf teures Testequipment.

Abhilfe verspricht das Hpe_JTAG, ein einfach bedienbares, erweiterbares und preisgünstiges Boundary-Scan-Werkzeug, das Gleichmann Electronics Research in der Grundversion schon ab 400 Euro anbietet. Ursprünglich sei dieses Werkzeug speziell für die Prototypeninbetriebnahme der Hardware Prototyping and Emulation (Hpe)-Entwicklungsplattformen von Gleichmann Electronics Research entwickelt worden, erklärt Marketingleiter Andreas Schwarzauber. »Weil wir mit unseren Plattformen oft an den Rand des technisch Machbaren gehen, kommt auf den Leiterplatten natürlich auch eine Vielzahl von ICs im BGA-Gehäuse zum Einsatz. Deshalb haben sich unsere Entwickler für die Inbetriebnahme von FPGA-Baugruppen und den Test von Kleinserien schon frühzeitig ein einfach zu bedienendes Werkzeug geschaffen, das sich zudem leicht an neue Aufgabenstellungen anpassen lässt.«

Über die letzten Jahre hinweg wurde das Tool nicht nur für interne Zwecke weiter optimiert. Auch viele Anregungen von Kunden sind inzwischen in Hpe_JTAG eingeflossen, so dass der Anwender ein praxisgerechtes Tool in die Hand zu bekommt.

Um mit den Test loslegen zu können, benötigt Hpe_JTAG lediglich die BSDL-Files (Boundary Scan Description Language) der zu untersuchenden Komponenten und ein JTAG-Kabel, mit dem physikalisch auf den Test Access Port (TAP) zugegriffen werden kann. Signalnamen, die aus Pin- oder BSDL-Files importiert werden können, helfen dem Entwickler dabei, schnell den Bezug zu seiner Schaltung herzustellen. Die



Die Filterfunktionen des Hpe_JTAG bewirken unter anderem, dass die momentan interessanten Signale sehr schnell gefunden, angezeigt oder manipuliert werden können.

Pin-File-Namen hat der Entwickler in der Toplevel-Entity seines HDL-Codes selbst festlegt, während die Signalnamen aus den BSDL-Files das Auffinden von Special-Purpose-IOs wie z.B. Clock- und Konfigurationseingängen erleichtern. Filterfunktionen bewirken darüber hinaus, dass die momentan interessanten Signale sehr schnell gefunden, angezeigt und manipuliert werden können.

Ein besonders mächtiges Feature ist die Erweiterbarkeit des Werkzeugs über ein Scripting Interface. Für die nötige Effizienz sorgt Python, eine objektorientierte Scriptsprache, die sich in der Industrie immer größerer Beliebtheit erfreut. »Wir haben uns für Python entschieden, weil sich damit große Projekte einfach warten und erweitern lassen. Außerdem existieren dafür viele frei verfügbare Lösungen und Software-Pakete. Weil viele unserer Kunden Python ohnehin schon in anderen Bereichen einsetzen, ersparen sie sich für die Modellierung komplexer Board-Tests das Erlernen einer neuen, proprietären Sprache«, so Schwarzauber.

Über das Scripting Interface kann der Benutzer nicht nur repetitive Aufgaben automatisieren, sondern auch eigene Erweiterungen bis hin zu eigenen grafischen

Benutzeroberflächen erstellen. Um dem Entwickler möglichst viel Arbeit abzunehmen, hat Gleichmann Electronics Research etliche Beispiele zur Generierung komplexer Testpatternabläufe in Form einer Python-Klassenstruktur bereits vorinstalliert, wie z.B. Flash-Programmierung oder Bus-Interfaces wie I²C, SPI etc.

Das Scripting Interface gestattet auch Low-level-Zugriffe auf beliebige JTAG-Register. Damit eignet sich Hpe_JTAG laut Schwarzauber sowohl für Entwickler, die einfach nur schnell und mit wenig Aufwand Ihre Schaltung interaktiv debuggen möchten, als auch für Anwender, die das Letzte aus einem Werkzeug herauskitzeln möchten. »Unser Werkzeug ist so universell wie ein Schweizer Offiziersmesser, die Grenzen setzt nur die eigene Fantasie«, ist sich der Marketingleiter von Gleichmann Electronics Research sicher.

Unter www.hpe-jtag.com können Interessenten eine kostenlose Demo-Version von Hpe_JTAG herunterladen, wobei ein Jump-Start Tutorial den Einstieg vereinfacht. Die Testversion erlaubt mit Einschränkung den Zugriff auf echte Hardware, mit Hilfe eines Simulators kann die Funktionalität aber auch ohne reale Hardware getestet werden. (ha)



Andreas Schwarzauber,
Gleichmann Electronics Research

» Mit Hpe_JTAG bekommen Entwickler ein kostengünstiges, einfach bedienbares und dennoch beliebig erweiterbares Boundary-Scan-Werkzeug in die Hand. «